

MicroPatent® FullText Record[Help](#) [Close window](#)[Order/Download](#)[Family Lookup](#)[Front Page](#)[Legal Status](#)**JP8012551 A****SKIN EXTERNAL PREPARATION
SHISEIDO CO LTD****Abstract:**

PURPOSE: To obtain a skin external preparation composed of a SANO-SANO extract, having suppressing action against melanin formation and inhibiting action against tyrosinase activity, excellent in fading effect for the pigmented skin, spots, freckles after sunburn, chloasma, etc., beautifying effect and safety and useful for a beautifying ointment and cream, etc.

[no drawing]

CONSTITUTION: This skin external preparation is composed of preferably 0.005-20.0wt.%, especially preferably 0.01-10.0wt.%, of an extract of SANO-SANO (*Psoralea mexicana* Vail). Further, SANO-SANO is a plant grown in a dry grassland, a pastureland, etc., in South America, especially in Andes district. The extract is obtained e.g. by immersing leaves, stems, fruits, etc., or a total plant of SANO-SANO in an extraction solvent such as ethanol or subjecting them to reflux extraction under heating with the solvent followed by filtration, concentration, etc.

COPYRIGHT: (C)1996,JPO&Japio

Inventor(s):

SHIBATA YUKI
YAGI EIICHIRO
KOMAZAKI HISAYUKI
NAGANUMA MASAOKO
FUKUDA MINORU

Application No. JP1994168676A **Filed** 19940629 **Published** 19960116

Original IPC(1-7): A61K000748

A61K000700 A61K003578 A61K000748 A61K000700 A61K003578

Current IPC-R:

invention		additional
A61K000896	20060101	
A61K000800	20060101	

Advanced	A61K000897	20060101	
	A61K003618	20060101	
	A61P001700	20060101	
	A61Q000100	20060101	
	A61Q000112	20060101	
	A61Q001900	20060101	
	A61Q001902	20060101	
Core	invention		additional
	A61K000896	20060101	
	A61K000800	20060101	
	A61K003618	20060101	
	A61P001700	20060101	
	A61Q000100	20060101	
	A61Q000112	20060101	
	A61Q001900	20060101	
	A61Q001902	20060101	

Priority:

JP1994168676A 19940629

Patents Citing This One No US, EP, or WO patent/search reports have cited this patent.

For further information, please contact:

[Tech Support](#) | [Billing](#) | [Sales](#)

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
G 1 0 H 1/00	A	1 0 2 Z		

発明の数1 (全 17 頁)

(21) 出願番号	特願平2-224255 実願昭61-138875の変更	(71) 出願人	999999999 カシオ計算機株式会社 東京都新宿区西新宿2丁目6番1号
(22) 出願日	昭和61年(1986)9月10日	(72) 発明者	真鍋 啓 東京都西多摩郡羽村町栄町3丁目2番1号 カシオ計算機株式会社羽村技術センター 内
(65) 公開番号	特開平3-109599	(72) 発明者	村田 嘉行 東京都西多摩郡羽村町栄町3丁目2番1号 カシオ計算機株式会社羽村技術センター 内
(43) 公開日	平成3年(1991)5月9日	(74) 代理人	弁理士 杉村 次郎
審判番号	平6-9128	審判の合議体	
		審判長	水谷 好男
		審判官	高瀬 博明
		審判官	板橋 通孝

最終頁に続く

(54) 【発明の名称】 電子弦楽器

【特許請求の範囲】

【請求項1】 楽音を発生開始すべきタイミングを指示する弾弦操作がなされる複数の弾弦操作部と、前記複数の弾弦操作部のうち、前記弾弦操作が行なわれた弾弦操作部を検出し、弦コードとして出力する弦検出手段と、前記複数の弾弦操作部において前記弾弦操作が行なわれたタイミングを前記各弾弦操作部毎に検出し、音長コードとして出力するタイミング検出手段と、前記複数の弾弦操作部の夫々に各々が対応する複数の領域からなり、押圧操作がなされるフレットボードと、前記フレットボードにおいて押圧操作がなされた位置であるフィンガリング位置を前記各領域毎に検出し、フレットコードとして出力するフレット検出手段と、前記弦検出手段が出力する弦コードと、前記タイミング

検出手段が出力する、当該弦コードが示す前記弾弦操作部に対応する音長コードと、前記フレット検出手段が出力する、当該弦コードが示す前記弾弦操作部に対応する領域より得られたフレットコードとの3つの情報を対応づけて1組とし、演奏情報として記憶する演奏情報記憶手段と

を有することを特徴とする電子弦楽器。

【請求項2】 前記演奏情報記憶手段が記憶する前記演奏情報を読み出す読出手段と、前記読出手段が読み出した前記演奏情報における前記音長コードが示すタイミングで、当該音長コードと組をなす前記弦コード及び前記フレットコードに基づく音高の楽音を発生するように指示する楽音発生指示手段とを更に有することを特徴とする特許請求の範囲第1項記載の電子弦楽器。

【発明の詳細な説明】

〔発明の技術分野〕

フレットボードの各フィンガリング位置を選択操作するとともに、弦を演奏操作することにより、操作されたフィンガリング位置に対応する音高をもつ楽音の生成放音を行うメモリ機能付電子弦楽器に関するものである。

〔従来技術とその問題点〕

従来から、鍵盤を構成する鍵の押鍵操作に応答して、この押鍵操作で指定された鍵情報（音高情報）を、リアルタイムで、演奏情報として記憶する記憶装置が知られている。したがって、電子鍵盤楽器に、このような記憶装置を接続して、電子鍵盤楽器の鍵操作に基づく鍵情報を前記記憶装置に記憶することができる。このため、このような方法で記憶装置に記憶された鍵情報（音高情報）を順次読み出し、読み出された鍵情報（音高情報）に従って、対応する音高をもつ楽音を順次発生するようにすれば、順次発生される各楽音を聞くことにより、自己の演奏上の誤りの発見やその良否の判別などに極めて効果的である。

しかしながら、電子弦楽器による演奏は、一方の指で特定のフィンガリング位置を操作している状態のもとで、他方の指で弦を弾弦操作（ピッキング操作）を行うことにより、前記フィンガリング操作位置に対応する音高をもつ楽音を、前記弾弦操作のタイミングで発生するようにしているものであり、フィンガリング操作位置と楽音の音高とが1対1で対応するのではなく、またフィンガリング操作がなされたタイミングで楽音を発生するものでもない。このため、このような構成の電子弦楽器に、前述した記憶装置を接続しても、電子弦楽器の演奏操作に基づく演奏情報を、前記記憶装置に記憶することはできない。即ち、電子弦楽器がどのように演奏されたかを記録することはできないという問題点があった。

一方、本件発明者は、フィンガーボード上に、所定の間隔を置いて、平行な多数のフレットと、前記フィンガーボード上に、前記各フレットと直交するように張設された複数の弦との交差点位置に、フレットナビゲート用のLEDまたはランプを埋設しておき、楽曲の進行に従って、各フレットと各弦との交差点位置に埋設されている複数のLEDまたはランプのなかの特定のLEDまたはランプを順次点灯表示し、これにより、フィンガリング操作すべきフレット位置を演奏者が視覚的に確認し得るように構成した電子弦楽器を提案している（特開昭63-68875号公報参照）。

このような電子弦楽器の場合、各フレットと各弦との交差点位置にあるフレットナビゲート用のLEDまたはランプを、楽曲の進行に従って、点灯表示する必要があるが、従来の記憶装置では、各鍵と対向した位置に設けられているナビゲート用LEDまたはランプを点灯するために、音高情報および音長情報を記憶しているのみであり、通常の弦楽器においては複数のフレット位置が同一

の音高に対応するよう構成されているので、前述したような電子弦楽器におけるフレットナビゲート用のLEDまたはランプを点灯表示するために使用できないという問題点があった。

〔発明の目的〕

この発明は上述した事情に鑑みてなされたもので、その目的とするところは、フィンガリング操作と弾弦操作とによる弦楽器の演奏内容をリアルタイムで記憶できるメモリ機能付電子弦楽器を提供することにある。また、この発明の他の目的とするところは、リアルタイムで記憶した記憶内容を、後に、リアルタイムで、楽音により再現して、自分の演奏練習の手助けとしたり、演奏の上手な人の演奏内容を再現して、弦楽器演奏の勉強に役立てることのできるメモリ機能付電子弦楽器を提供することにある。

〔発明の要点〕

この発明は上述した目的を達成するために、楽音を発生開始すべきタイミングを指示する弾弦操作がなされる複数の弾弦操作部と、前記複数の弾弦操作部のうち、前記弾弦操作が行なわれた弾弦操作部を検出し、弦コードとして出力する弦検出手段と、前記複数の弾弦操作部において前記弾弦操作が行なわれたタイミングを前記各弾弦操作部毎に検出し、音長コードとして出力するタイミング検出手段と、前記複数の弾弦操作部の夫々に各々が対応する複数の領域からなり、押圧操作がなされるフレットボードと、前記フレットボードにおいて押圧操作がなされた位置であるフィンガリング位置を前記各領域毎に検出し、フレットコードとして出力するフレット検出手段と、前記弦検出手段が出力する弦コードと、前記タイミング検出手段が出力する、当該弦コードが示す前記弾弦操作部に対応する音長コードと、前記フレット検出手段が出力する、当該弦コードが示す前記弾弦操作部に対応する領域より得られたフレットコードとの3つの情報を対応づけて1組とし、演奏情報として記憶する演奏情報記憶手段とを有することを要点とする。

〔実施例〕

以下本発明の一実施例につき図面を参照して詳述する。

本実施例では、固定接点18、可動接点20等からなる音高スイッチPSWとトリガ弦4、コイルスプリング26等からなるトリガスイッチTSWとが検出手段に、ROM/RAMカード17が演奏情報記憶手段に、CPU37が楽音発生指示信号出力手段にそれぞれ対応する。なお、外部音源回路ブロック38の音源回路41、スピーカ43は、前記楽音発生指示信号出力手段から出力された楽音発生指示信号に従って、対応する楽音を発生する。

<外観構成>

第1図は電子弦楽器の平面図を示し、この弦楽器はフレットボード1と胴部2とからなっている。フレットボード1は通常は指板（フィンガーボード）といわれてい

るが、本願はフレットボードという語を用いることにする。このフレットボード1には6本のフレット弦3……が張られており、胴部2にも6本のトリガ弦4……が張られている。

フレット弦3……は、フレットボード1のヘッド5に設けたペグ6に一端が調節可能に支持され、他端はフレットボード1と胴部2の接続部分に設けられたペグ7に固定されている。フレットボード1のヘッド5にはLCD部8が設けられ、 A_m 、 C_{7th} などのコード名が表示される。フレットボード1上には16個のフレット9……が所定の間隔をもって突設されており、各フレット9……の間の上記各フレット弦3の下には後述する音高スイッチPSWが合計 $15 \times 6 = 90$ 個設けられている。この各音高スイッチPSWには、フレットLED10が内蔵されており、このフレットLED10……の点灯によりフレットボード1の操作位置が視覚的に示される。

上記トリガ弦4……は、その両端を胴部2上に離間して設けられたブリッジ11、11に夫々固定されており、ブリッジ11、11間に張られている。このトリガ弦4……の一端には後述するトリガスイッチTSWが合計6個設けられている。各トリガ弦4……の中央部分の下位置にあたる胴部2上にはトリガLED12が合計6個設けられており、このトリガLED12……の点灯により6本のトリガ弦4……のうち演奏操作すべき弦やピッキング演奏の方向が視覚的に示される。ピッキング演奏の方向には、全トリガ弦4を上から下へ引き下げるダウンピッキングと、全トリガ弦4を下から上へ弾き上げるアップピッキングと、ダウンとアップを交互に繰り返すオルタネイトピッキングとがある。

胴部2には、他にモードスイッチ13、パワースイッチ14、テンポボリューム15、カードセット部16が設けられている。モードスイッチ13は、電子弦楽器の演奏モードを記録モード、再生モード、ナビゲートモード、ピッキングモード、メトロノームモードに夫々切り換えるものであり、記録モードは電子弦楽器の演奏内容を記録し、再生モードはこの記録した演奏内容を再生し、ナビゲートモードは、フレットLED10……及びトリガLED12……を表示駆動させて演奏にあたって操作すべきフレットボード1位置及びトリガ弦4を指示し、ピッキングモードはトリガLED12……でトリガ弦4のピッキング演奏の方向を指示しメトロノームモードは、オルタネイトピッキング演奏の場合と同じく、表示LEDを設定テンポにあわせてトリガLED12……の中で往復動させて演奏テンポを示すものである。パワースイッチ14は電源投入用のスイッチで、テンポボリューム15はテンポの緩急を選択するものである。カードセット部16には、演奏情報の記憶されるROM/RAMカード17がセットされる。

<フレットボード1の断面構成>

第2図は、上記音高スイッチPSWとフレットLED10との断面構成を示すもので、各フレット9……の間の上記各

フレット弦3の下位置のフレットボード1上には、固定接点18……が設けられ、この固定接点18上にはフレットボード1全面にわたって可撓性シート19が設置されている。この可撓性シート19は、各固定接点18……に対向する部分が盛り上っており、この盛り上っている部分の下面には可動接点20が取り付けられている。また可撓性シート19の盛り上っていない部分の上には、スペーサ21が配設され、このスペーサ21の上には保護プレート22が固定されており、スペーサ21の真上の位置の保護プレート22上には、上述したフレット9が突設されている。保護プレート22の各フレット9の間には、孔部23が6個ずつ1列に形成され、この孔部23……に透明なキートップ24が上下動可能にはめこまれており、キートップ24をフレット弦3とともに押し下げることにより、可撓性シート19の可動接点20をフレットボード1上の固定接点18に接触させて、音高スイッチPSWをオンさせフレット情報を入力することができるようになっている。

上記キートップ24には、上述したフレットLED10が内蔵されており、可撓性シート19上面又は保護プレート22下面に形成された導電線を通じて点灯信号が与えられ、フレットボード1の操作位置の指示がなされる。上記フレット弦3は必ずしも必要なものではなく、省略してもさしつかえない。

<胴部2の断面構成>

第3図は、上記トリガスイッチTSWとトリガLED12との断面構成を示すもので、導電性のトリガ弦4……の一端には、中心にトリガ弦4が挿通する円柱状の絶縁性部材25が挿通固定され、この絶縁性部材25の外面には、導電性のコイルスプリング26の根元が嵌合支持されている。このコイルスプリング26の自由端は、トリガ弦4がはじかれた時には、トリガ弦4の動きに追従できず、第3図点線で示すように、トリガ弦4に接触してトリガスイッチTSWがオンするようになっている。コイルスプリング26が根元の端部は接続線27に接続され、この接続線27を介してトリガスイッチTSWのオン信号が弦情報として伝達される。絶縁性部材25とブリッジ11との間には、絶縁性部材25の位置を固定するための径の小さいコイルスプリング28がトリガ弦4に挿通される状態で設けられている。

上記トリガ弦4……の中央部分の下位置にあたる胴部2上には、上述したトリガLED12……が設けられており、操作すべきトリガ弦4の操作順序やピッキング演奏方向の指示がなされる。

<全体回路構成>

第4図は、ナビゲート機能付電子弦楽器の全体ブロック回路構成を示すもので、上記音高スイッチPSW及びトリガスイッチTSWよりなる入力部31より入力されたフレット情報及び弦情報よりなる演奏情報は、記録モード時にはリアルタイム録音部32によってROM/RAMカード部33内のROM/RAMカード17に音階コード、音長コード、ピッ

キングデータの形で書き込まれる。この場合、リアルタイム録音部32からROM/RAMカード部33には書込アドレスデータが送出される。

ナビゲートモード及びメトロノーム時には、ROM/RAMカード部33のROM/RAMカード17より演奏情報が読み出され、音階コードが上記LCD部8に表示されるとともに、フレット側LED部34のフレットLED10……及びトリガ側LED部35のトリガLED12……に送られて、フレットボード1及びトリガ弦4の操作が指示される。

記録モード時やナビゲートモード時において、フレットボード1及びトリガ弦4の操作に応じた演奏情報は、キーコード発生回路36を通じてキーコードに変換され、CPU37によって外部音源回路ブロック38に送られて、楽音が発生放音される。また再生モード時において、ROM/RAMカード部33のROM/RAMカード17より読み出された演奏情報も、キーコード発生回路36を通じてキーコードに変換され、CPU37によって外部音源回路ブロック38に送られて、楽音が発生放音される。CPU37からは、第4図各回路に対し各種制御信号が出力される。

<入力部31の構成>

第5図(A)は、入力部31の構成を示すもので、上記入力部31のトリガスイッチTSWより入力されたオン信号は夫々RS型のフリップフロップF1～F6にセット(S)信号として入力され、このフリップフロップF1～F6のQ出力がトリガ信号として出力される。各フリップフロップF1～F6のQ出力は、オアゲート01を介してタイマ回路39に駆動開始信号として与えられ、タイマ回路39のタイムカウント後のタイムアップ信号は各フリップフロップF1～F6にリセット(R)信号として入力され、トリガスイッチTSWからのオン信号の取り入れがタイマ時間ごとにサンプリングされる。タイマ回路39のタイムカウント中にすぐ続いて別のトリガスイッチTSWのオン信号が与えられ、タイマ回路39に駆動開始信号が与えられていても、タイマ回路39はそのままカウントを続け、同時入力信号として処理される。

上記各音高スイッチPSWの各オンは、CPU37によって制御されるキースキャン40からのキーサンプリング信号によって検出され、この検出信号はフレットコードとしてキースキャン回路40より出力される。このフレットコードは、第5図(B)に示すように4ビットデータであり、「0000」(開放)から「1111」(第15フレットオン)までの値をとる。

<楽音放音を行う部分の構成>

上記入力部31からのトリガ信号とフレットコードとは、キーコード発生回路36を通じてキーコードに変換され、CPU37によって外部音源回路ブロック38の第6図に示される音源回路41に送られて楽音信号が生成され、アンプ42を介してスピーカ43より放音出力される。

上記胴部2のモードスイッチ13、テンポボリューム15の操作はCPU37で検出され、各種制御情報がCPU37より出

力される。

<ROM/RAMカード部33の構成>

第7図(A)はROM/RAMカード部33の構成を示すもので、上記リアルタイム録音部32内の後述するリード/ライト制御部からの音階コード、音長コード、ピッキングデータは、ライトバッファメモリ44にいったんセットされた後、インターフェース45を介してROM/RAMカード17に書き込まれる。この場合、アドレス制御部46がリアルタイム録音部32によって制御駆動され、書込アドレスがインターフェース45を介してROM/RAMカード17に与えられる。

ROM/RAMカード17より読み出された演奏情報はリードバッファメモリ47にいったんセットされた後、演奏情報の中の音階コードは上記LCD部8に送られてコード名が表示され、再生(自動演奏)モードにおいてはCPU37へ送られて楽音が発生放音され、ナビゲートモード、ピッキングモード及びメトロノームモードにおいてはトリガ側LED部35へ送られて操作弦が指示される。音階コードは、トリガ弦4の第1弦から第6弦までを示す「000」～「110」の弦コードと第5図(B)に示す開放フレッド及び第1フレットから第15フレットまでを示す「0000」～「1111」よりなっており、このうちトリガ側LED部35には弦コードのみ送られる。このデータ構成は上記以外の構成でもよく、これに限られるものではない。

リードバッファメモリ47からの音階コードとピッキングデータとはフレットLED10の表示情報としてフレットコード発生回路48に与えられて上記第5図(B)に示すフレットコードのみ抽出され、夫々6弦に対応した一致回路49……に与えられる。この各一致回路49……の選択は音階コードの弦コードに基づいて行われる。この各一致回路49……には上記入力部31からのフレットコードも与えられており、両フレットコードが一致した時すなわちフレットLED10で指示したフレット位置が操作された時、一致信号が夫々アンドゲートA1～A6を介してアンドゲートA7に与えられる。アンドゲートA1～A6は夫々各トリガ弦4ごとの操作に応じたトリガスイッチTSWからのオン信号によって開成される。上記一致回路49においてはフレット9を押さえていない開放弦についても一致判別が行われることになり、全弦について一致すると、上記アンドゲートA7より全一致信号がRS型のフリップフロップF7にセット(S)信号として与えられ、このフリップフロップF7のQ出力はアンドゲートA8に開成信号として与えられる。

このアンドゲートA8には上記モードスイッチ13のナビゲートモード設定時のナビゲートモード信号も開成信号として与えられる。一方上記リードバッファメモリ47からの音長コードは、タイマ回路50にセットされてタイムカウントが行われ、タイマ回路50のタイムカウント後のタイムアップ信号は上記アンドゲートA8を介し、オアゲート02を通じてアドレス制御46に与えられ、ROM/RAMカ

ード17の読出アドレスがインクリメントされるようになっている。結局ナビゲートモード時には、正しい演奏操作がなされた後に音長時間が経過すると、次の演奏情報の読み出しが行われて一致判断が行われることになる。また上記アンドゲートA8の出力はフリップフロップF7のリセット（R）信号として与えられる。

上記タイマ回路50からのタイムアップ信号はアンドゲートA9を介し、オアゲートO2を通じてアドレス制御部46に与えられ、ROM/RAMカード17の読出アドレスがインクリメントされるようになっている。このアンドゲートA9には上記モードスイッチ13の再生（自動演奏）モード設定時の自動演奏モード信号も開成信号として与えられ、自動演奏時には、音長時間経過ごとに次の演奏情報の読み出しが行われて、自動演奏が行われていく。

第7図（B）は、ROM/RAMカード17に記憶されている演奏情報の内容を示すもので、上述したように音階（和音）コード、音長コード、ピッキングデータとよになっている。音階コードは A_m 、 C_{th} のような和音（コード）名又は単音の音高を示し、音長コードは4分音符、8分音符のような音の長さを示し、ピッキングデータはアップダウン、オルタネイトの各ピッキング演奏内容を示すものである。このROM/RAMカード17の最終番地には音階コードも記憶されず、オルタネイトのピッキングデータのみが記憶され、このデータはメトロノームモードの時、読み出される。

<フレット側LED部34の構成>

第8図（A）はフレット側LED部34の構成を示すもので、上記フレットコード発生回路48からのナビゲート用のフレットコード（）～（）は、夫々デコーダ51……を介して15ビットのフレットLED10……表示用のデータに変換され、インバータ群I1～I6を介して反転されて各ビットデータが1つのフレット弦3に対応した15個のフレットLED10……のカソード側に与えられる。これによって、フレットコードが例えば「0001」なら1列目のフレットLED10が点灯され、「0100」なら4列目のフレットLED10が点灯される。各フレット弦3ごとに対応した6段のフレットLED10……の各段のアノード側には第8図（B）に示すCPU37からのタイミングの順次ずれたタイミングパルス信号 $t_1 \sim t_6$ が与えられており、タイムシユアに表示処理が行われる。

<トリガ側LED部35の構成>

第9図（A）はトリガ側LED部35の構成を示すもので、上記音階コードの中の弦コードはラッチ52にラッチされて6ビットデータにデコードされ、各ビットデータが夫々オアゲートO3～O8を介して上記トリガLED12……に与えられて、該当するLEDが点灯される。アルペジオの場合もこのラインを通じて対応するトリガLED12……が点灯される。

また、ROM/RAMカード部33からのピッキングデータが、ダウンピッキングデータの場合は、ラッチ52を介し

てアンドゲートA10、A11及びオアゲートO9～O14を介してアンドゲートA12～A17に開成信号として与えられる。これによって、アンドゲートA10、A11、オアゲートO8、D型フリップフロップF8～F13の間に閉ループ状の6段の循環式のカウンタが形成され、各フリップフロップF8～F13のQ出力は、上記アンドゲートA12～A17、オアゲートO2～O7を介してトリガLED12……に与えられ、第9図（B）に示すようにトリガ弦4の第1弦から第6弦に向ってのダウンピッキング演奏の指示がなされる。

上記ピッキングデータがダウンとアップが交互に繰り返すオルタネイトピッキングデータの場合は、当該データがラッチ52を介してオアゲートO9～O14を介してアンドゲートA12～A17及びアンドゲートA18～A25に開成信号として与えられる。これによって、アンドゲートA18、D型のフリップフロップF14～F19、アンドゲートA19、オアゲートO8、上記フリップフロップF8～F13の間に閉ループ状の12段の循環式のカウンタが形成され、各フリップフロップF8～F13のQ出力は、上記アンドゲートA12～A17、オアゲートO2～O7を介してトリガLED12……に与えられてダウン方向の指示がなされ、フリップフロップF14～F19のQ出力は、上記アンドゲートA20～A25、オアゲートO2～O7を介してトリガLED12……に与えられてアップ方向の指示がなされる。このダウン方向とアップ方向の指示が交互に繰り返されてオルタネイトピッキング演奏の指示がなされる。

CPU37からのテンポボリューム15の設定に応じたテンポ情報はラッチ52を介して分周回路53に与えられて、CPU37からのマスタクロック信号の分周化が決定され、この分周されたクロック信号は上記D型フリップフロップF8～F19のシフトクロック信号として出力され、ピッキング演奏の速度がテンポに応じたものとなるようになっている。

アップピッキングについては、本実施例では指示されないが、アップピッキングについても指示するためには、フリップフロップF14～F19をフリップフロップF8～F13と全く同じ構成で向きが逆のものとするべく、この場合オルタネイトピッキングの場合は、フリップフロップF14～F19とフリップフロップF8～F13とを1つの閉ループとすればよい。

上記モードスイッチ13のメトロノームモードにおいても、上述のオルタネイトピッキングのデータがROM/RAMカード17より繰り返し読み出され、点灯するLEDがトリガLED12……の間を往復動して、演奏テンポが知らされる。

<リアルタイム録音部32の構成>

第10図はリアルタイム録音部32の構成を示すもので、上記入力部31からの各弦ごとのトリガ信号とフレットコードとは、夫々一致回路54……に与えられるとともに、ラッチ55……にラッチされて一致回路54……に与えられる。一致回路54……は、入力部31からの信号とコードが

ラッチ55……からの信号とコードに対して変化せず一致するうちは一致信号をインバータI7～I12を介して反転して出力しており、変化して一致しなくなると上記インバータI7～I12からの反転出力がラッチ55……にラッチ信号として与えられるとともに、リード／ライト制御回路56に取り込み信号として与えられ、上記トリガ信号とフレットコードが音階コードとしてリード／ライト制御回路56に取り入れられる。

このトリガ信号またはフレットコードの変化があると、その変化から次の変化までの間の時間は時計回路57でカウントされ、これが音長コードとしてリード／ライト制御回路56に取り入れられる。この場合トリガ信号のオン、オフの変化によっても、トリガ信号とフレットコードの取り入れが行われるので、音長だけでなく休符長のデータも取り入れられる。音階コードと音長コードは、書込情報発生回路58に与えられて、音長コードが示す時間間隔が所定時間以内（短い時間）ならピッキング演奏として判別されて、トリガ信号すなわち弦コードの各トリガ弦4における変化方向に応じてダウン、オルタネイトの各ピッキングデータが判別され、ROM/RAMカード部33に送出される。この場合、リード／ライト制御回路56からROM/RAMカード部33のアドレス制御部46には書込アドレスデータが与えられる。

<実施例の動作>

次に本実施例の動作について述べる。

いま、モードスイッチ13を記録モードにしたとすると、アドレス制御部46の書込アドレスはCPU37によって「0」にリセットされる。ここで、フレットボード1のフレット位置をおさえて音高スイッチPSWをオンするとともに、トリガ弦4……を弾いてトリガスイッチTSWをオンしたりすると、この音高スイッチPSWのオン信号がキースキャン回路40を介してフレットコードとされ、トリガスイッチTSWの音信号がフリップフロップF1～F6を介してトリガ信号とされて、夫々リード／ライト制御回路56に与えられ、このフレットコードとトリガ信号に変化があるたびに、一致回路54からの取り込み信号によりリード／ライト制御回路56に当該コードとトリガ信号が取り入れられて音階コードが作成され、書込情報発生回路58を介しROM/RAMカード部33のROM/RAMカード17に書き込まれる。この時、上記フレットコードとトリガ信号の1つの変化から次の変化までの時間は時計回路57でカウントされ、音長コードとして書込情報発生回路58を介しROM/RAMカード部33のROM/RAMカード17に書き込まれる。

こうして、電子弦楽器の演奏内容を音階コードと音長コードという形で記憶しておくことができる。

また、トリガ弦4でピッキング演奏が行われた場合には、各音の音長時間が非常に短くなるので、この音長時間が予め記憶された所定時間より短いことに基づいて、ピッキングデータがROM/RAMカード17に送出されることになる。この場合、アップ、ダウン、オルタネイトの区

別は、トリガ信号すなわち弦コードの各トリガ弦4……における変化方向に基づいて行われる。

なお、前記実施例の場合、検出手段は、音高スイッチPSW、トリガスイッチTSWのような機械的なスイッチを用いているが、これのほか、タッチスイッチや弦として代用されるレーザー光を遮ってスイッチングさせるもの等、演奏内容を検出できればどのようなものでもよい。また、前記実施例では、演奏情報記憶手段は、ROM/RAMカード17を用いているが、これのほか、内蔵式のROMやRAM、磁気テープ、磁気ディスク等でもよく、ピッキングデータにはアルペジオデータを含めてもよいし、本発明はギターのほかバイオリン、チェロ等にも適用してもよく、上記実施例に何ら限定されるものではなく、このようなことは他の手段、名称についても同様である。

【発明の効果】

この発明は以上詳細に説明したように、弾弦操作が行なわれた弾弦操作部を示す弦コードと、該弾弦操作部において弾弦操作が行なわれたタイミングを示す音長コードと、フレットボードの該弾弦操作部に対応する領域に対応するフィンガリング位置を示すフレットコードとの3つの情報を対応づけて1組とし、演奏情報として記憶するようにしたので、電子弦楽器がどのように演奏されたかを記憶することが可能となり、このように記憶された演奏情報に従って、単なる演奏された楽音の音高、音長の再生のみでなく、演奏の形態までも再現することが可能となる。

そして、この発明による演奏情報は、演奏時の押圧位置を示す情報として利用できる。例えば各フレットと各弦との交差点位置に設けフレットナビゲート用のLEDまたはランプを点灯表示するための駆動情報として、効果的に用いることができる。

さらに、この発明によれば、電子弦楽器の演奏内容を記憶しておいて、後に弦楽器演奏音として再現するようにしているので、自分の演奏練習の手助けとしたり、演奏の上手な人の演奏内容を再現して、演奏の勉強に役立てることができる等の効果を奏する。

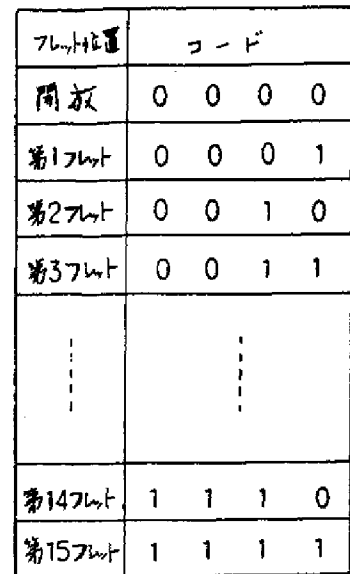
【図面の簡単な説明】

図面は本発明の一実施例を示し、第1図はこの発明に係るメモリ機能付電子弦楽器の平面図、第2図及び第3図は第1図のA-A、B-B線断面図、第4図は同メモリ機能付電子弦楽器の全体ブロック回路図、第5図

(A)、第6図、第7図(A)、第8図(A)、第9図(A)、第10図は夫々入力部31、楽音生成部分、ROM/RAMカード部33、フレット側LED部34、トリガ側LED部35、リアルタイム録音部32の各回路図、第5図(B)はフレットコードの内容を示す図、第7図(B)は演奏情報の内容を示し、第8図(B)はフレットLED10……に与えられるタイミングクロック信号のタイムチャート図、第9図(B)はダウンピッキング演奏時のトリガLED12の表示変化状態を示す図である。

部、35……トリガ側LED部、37……CPU、38……外部音源回路ブロック、41……音源回路、46……アドレス制御部、48……フレットコード発生回路、49……一致回路、50……タイマ回路、56……リード／ライト制御回路、57……時計回路、58……書込情報発生回路、TSW……トリガスイッチ、PSW……音高スイッチ。

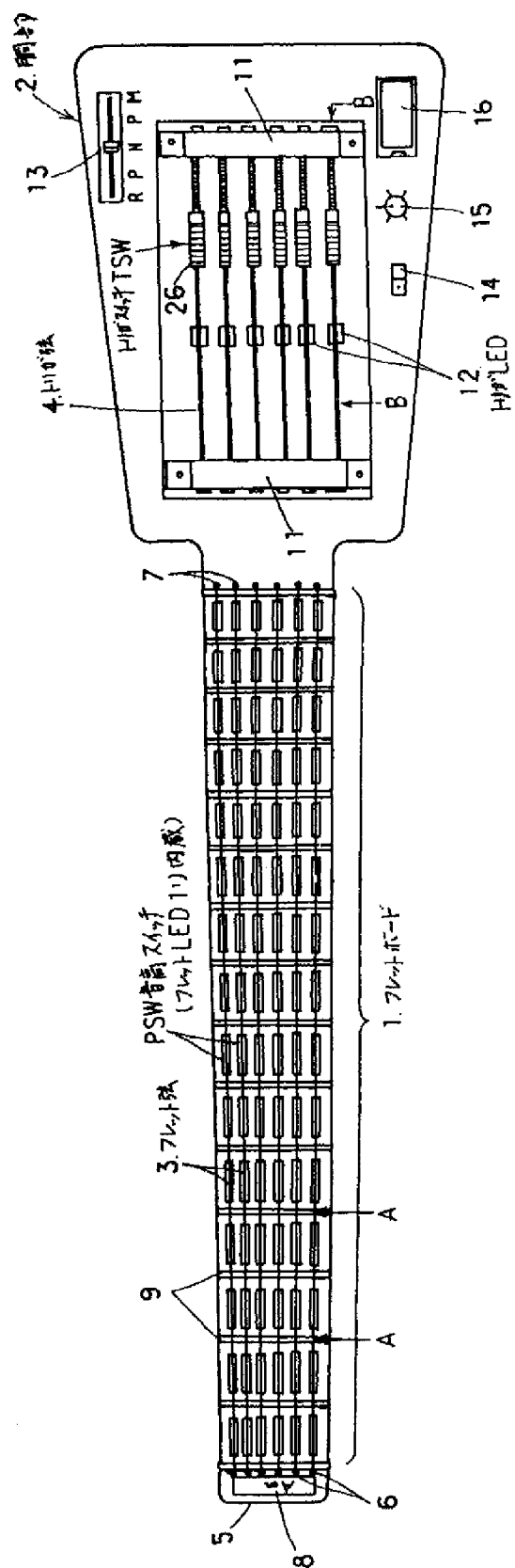
【第5図 (B)】



76, 1-3-1

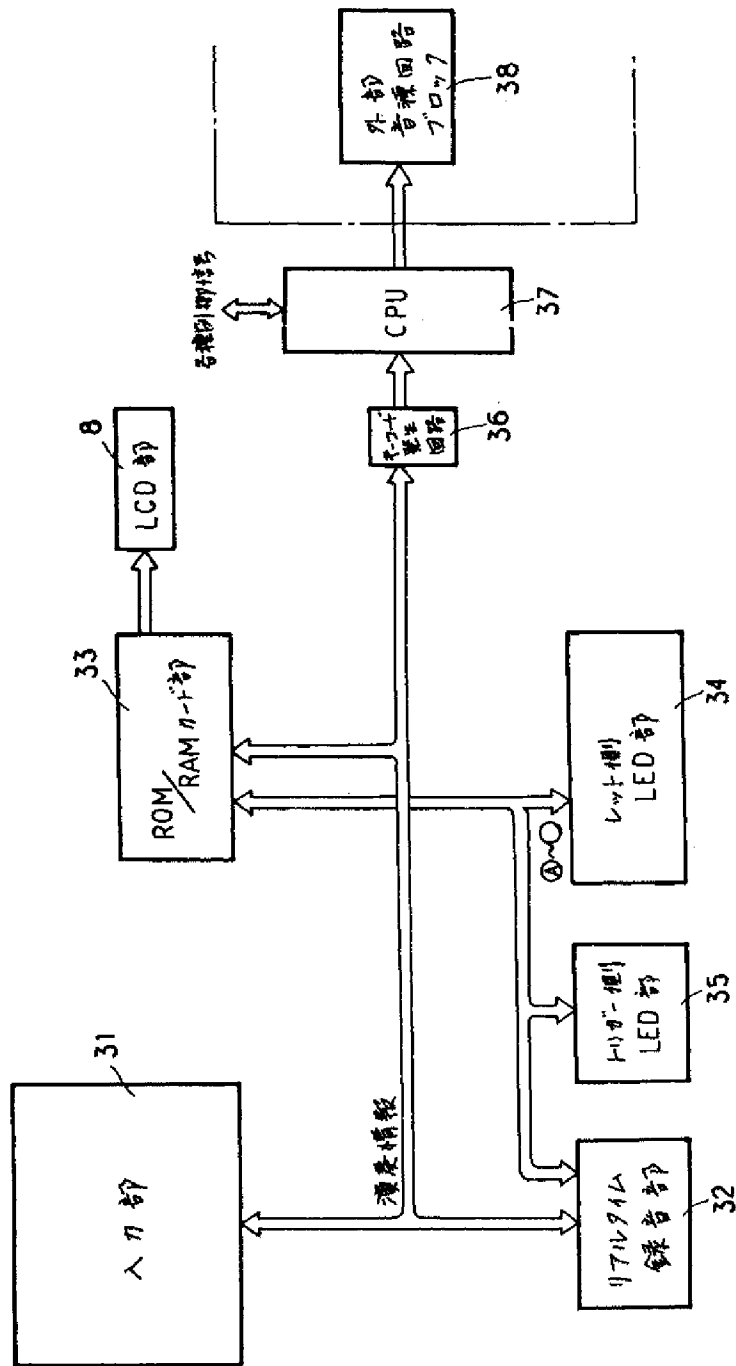
Figure 1(B) is a cross-sectional view of the LED device along line B-B. It shows a substrate 28 with a TSW (Thermally Stable Wire) 25. A wire 4 is connected to the TSW. A component 12 is labeled 'LED' and is connected to the wire 4. A component 11 is shown on the right side of the substrate.

(B B線断面図)



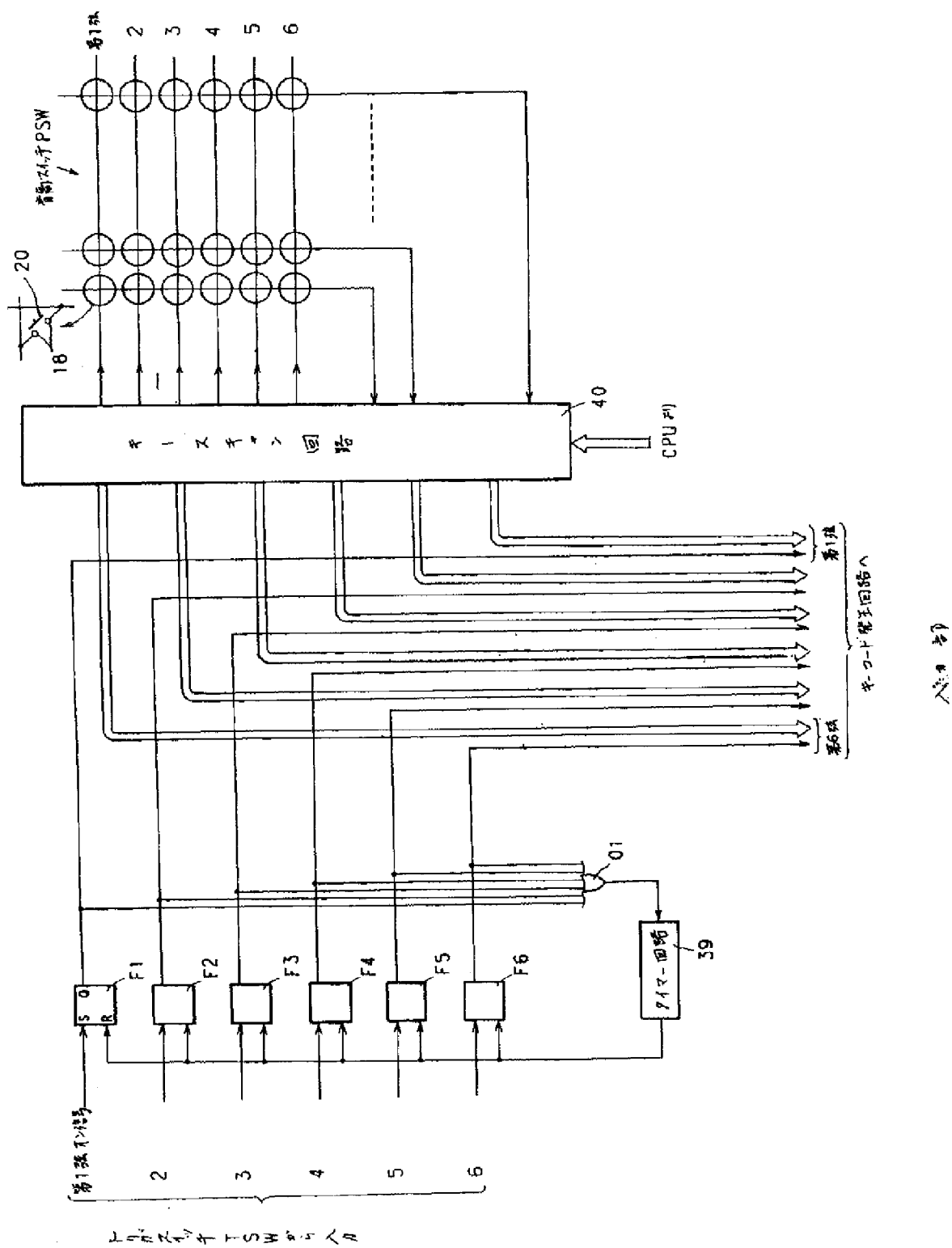
全國圖書

【第4図】

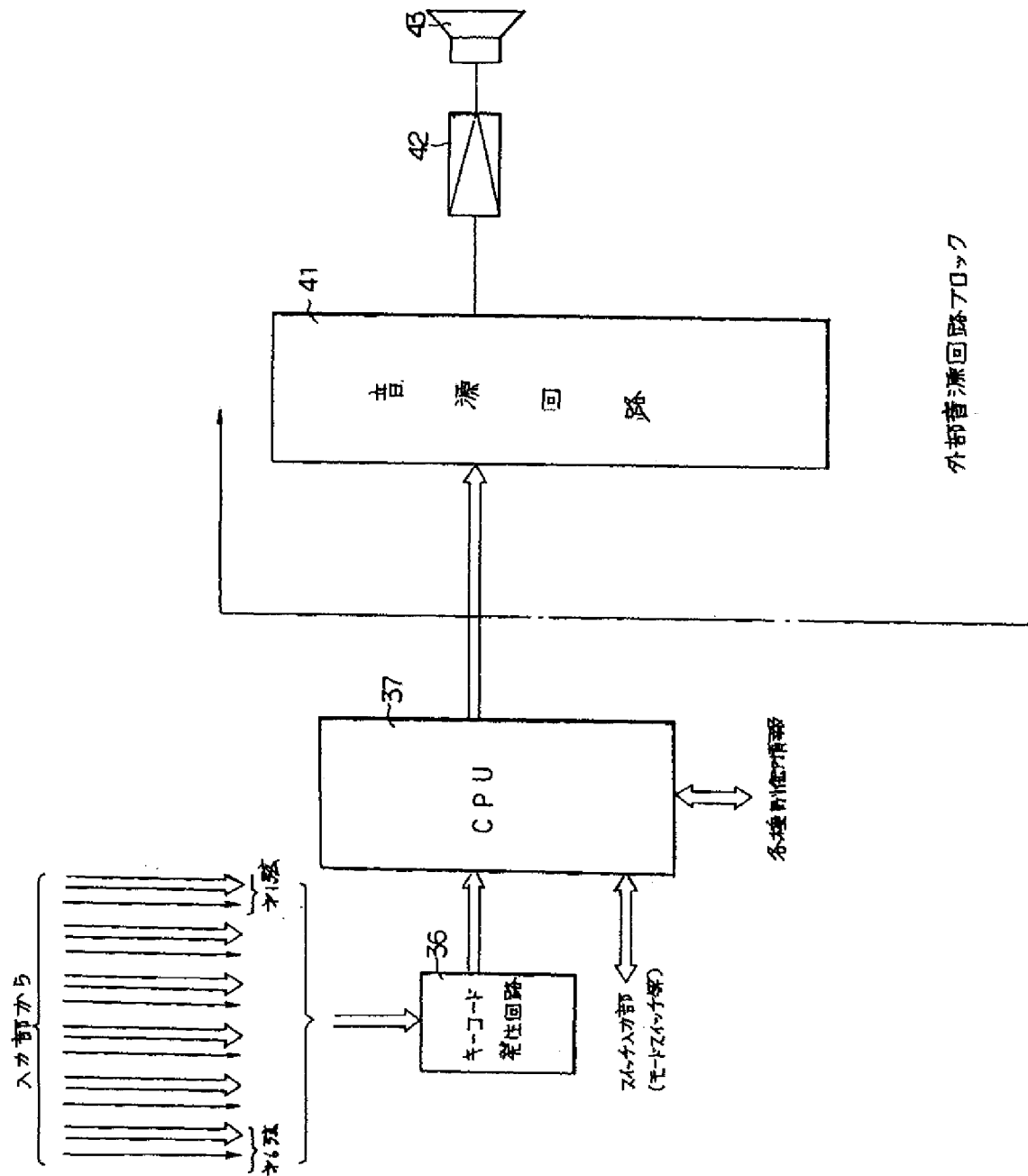


全体ブロック回路図

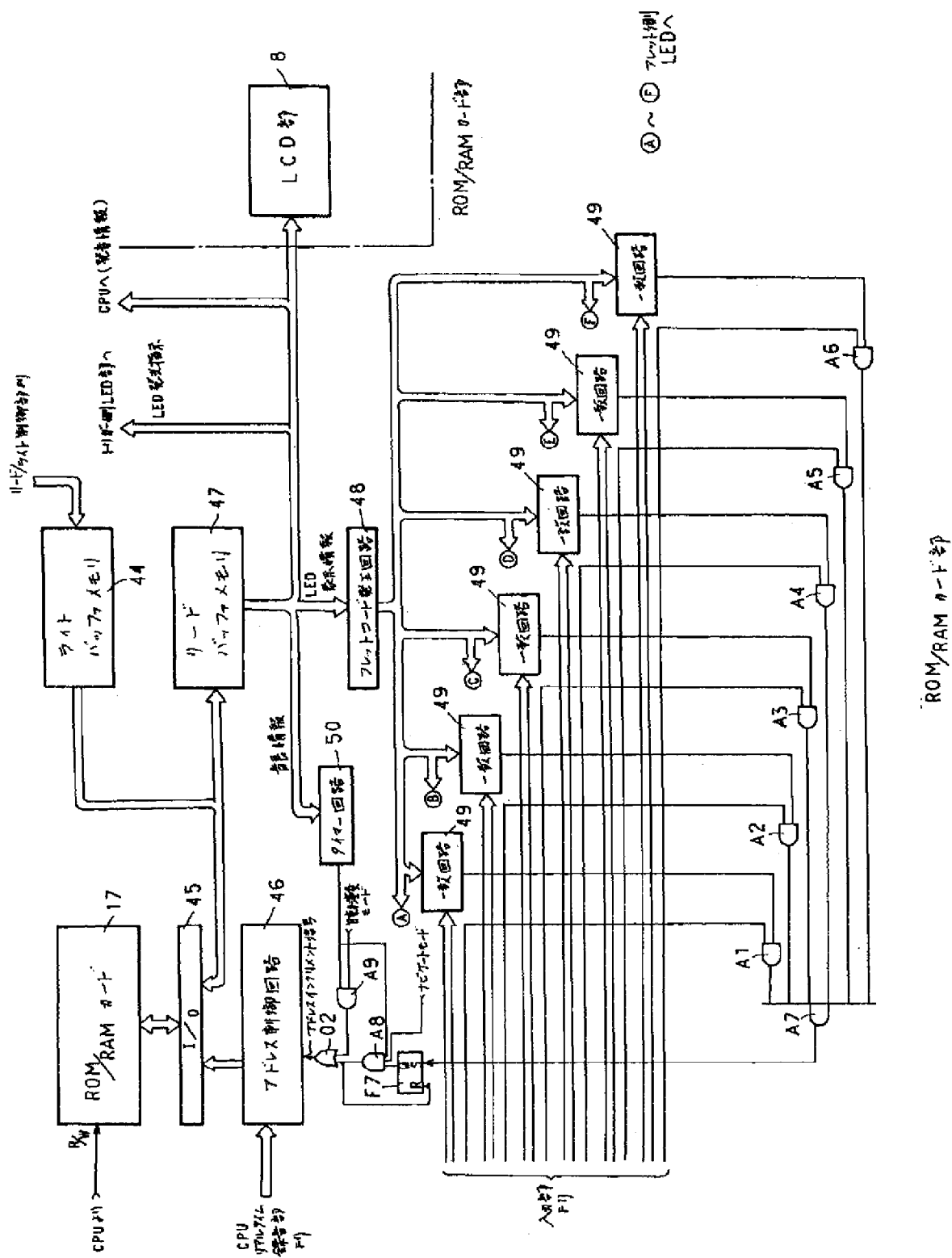
【第5図 (A)】



【第6図】



-12-

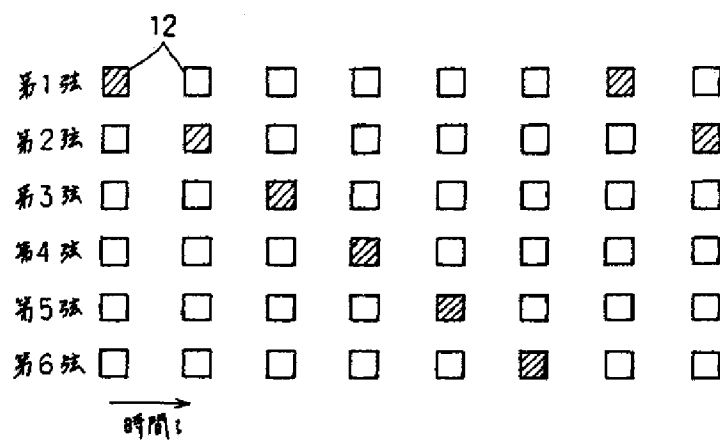


【第7図 (B)】

音階コード 和音	音長コード	ビッキング (アムベシイ)
A _m	♪	up down
C _#	♪	up down
F _#	♪	up down

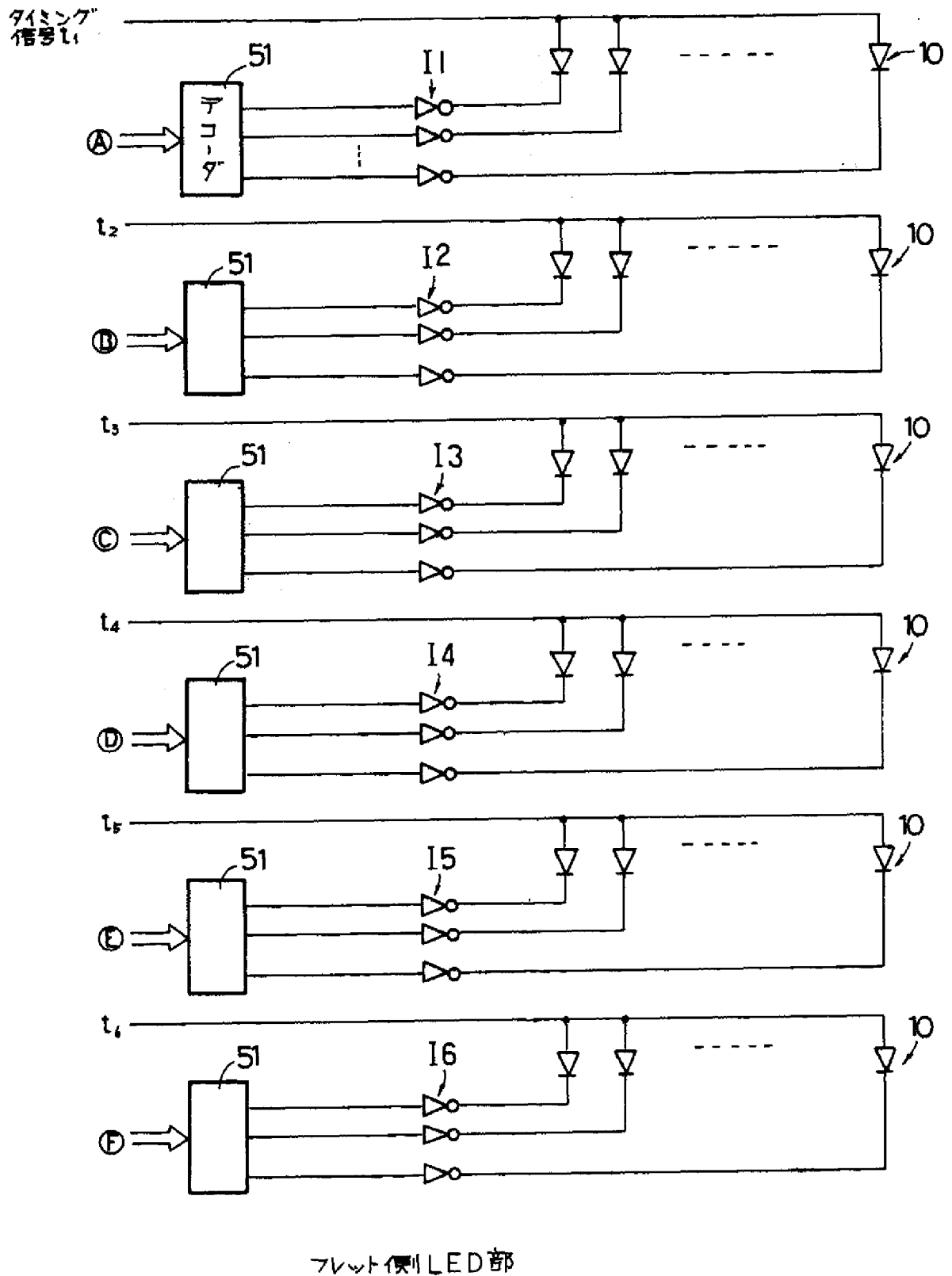
ROM/RAM カードの内容

【第9図 (B)】

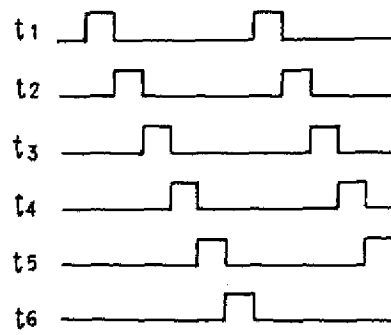


H10-部LEDの表示変化状態図
(Up → Down)

【第8図 (A)】



【第8図 (B)】

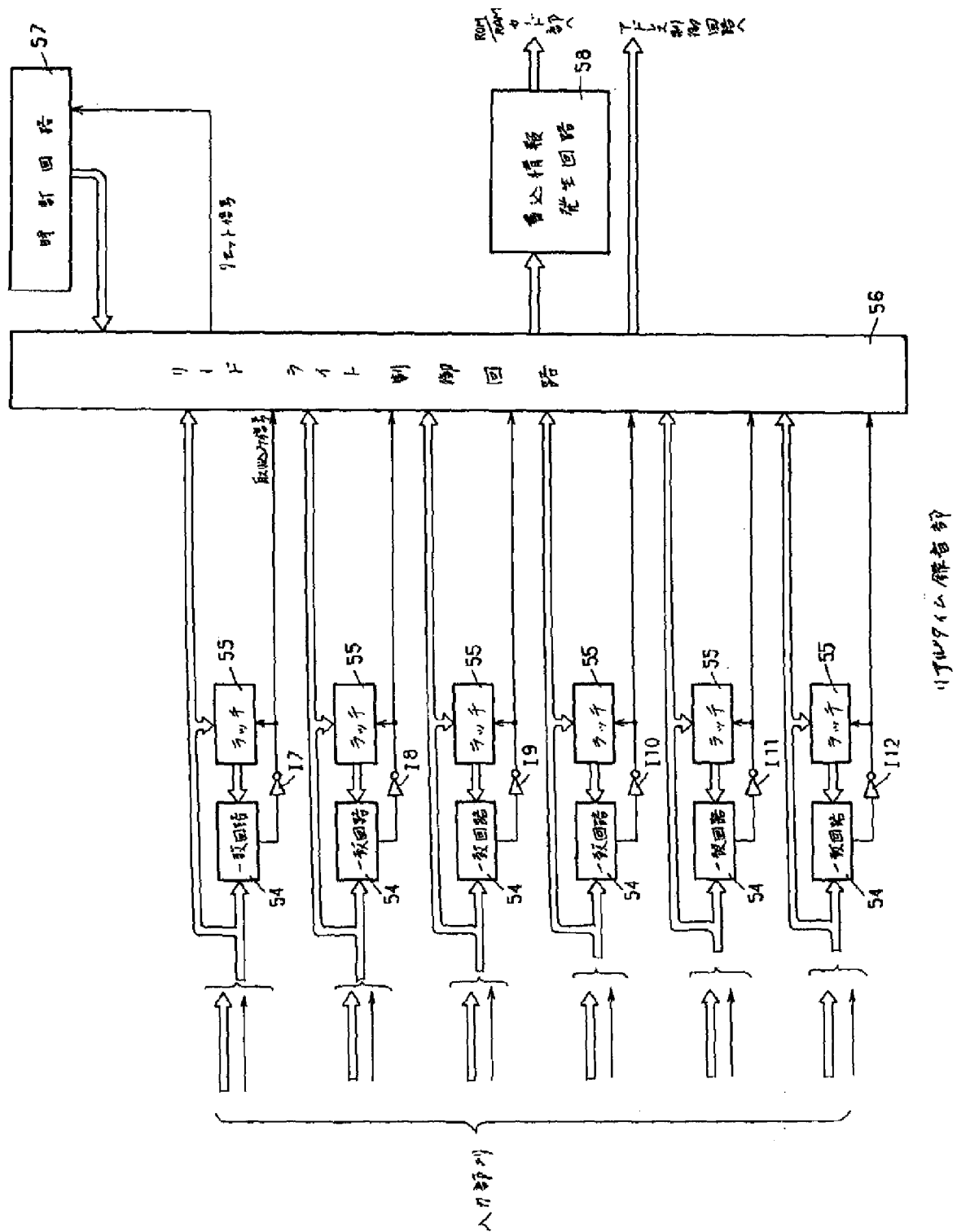


フラット側LED
t1~t6 944ナノ

ROM / RAM $2 - 10^6$ (21)



【第10図】



フロントページの続き

(56)参考文献 特開 昭57-115596 (J P, A)